[논 문] 한국재료학회지
Korean Journal of Materials Research
Vol. 12, No. 10 (2002)

열처리 방법에 따른 SOI 기판의 스트레스변화

서태윤† · 이상현 · 송오성
서울시립대학교 재료공학과

Stress Evolution with Annealing Methods in SOI Wafer Pairs

Tae Yune Seo†, Sang Hyun Lee and Oh Sung Song
Department of Materials Science and Engineering, The University of Seoul

(2002년 9월 6일 받음, 2002년 10월 15일 최종수정본 받음)

Abstract It is of importance to know that the bonding strength and interfacial stress of SOI wafer pairs to meet with mechanical and thermal stresses during process. We fabricated Si/2000 Å-SiO_2 ‖ 2000 Å-SiO_2/Si SOI wafer pairs with electric furnace annealing, rapid thermal annealing (RTA), and fast linear annealing (FLA), respectively, by varying the annealing temperatures at a given annealing process. Bonding strength and interfacial stress were measured by a razor blade crack opening method and a laser curvature characterization method, respectively. All the annealing process induced the tensile thermal stresses. Electrical furnace annealing achieved the maximum bonding strength at 1000℃-2 hr anneal, while it produced constant thermal tensile stress by 1000℃. RTA showed very small bonding strength due to premating failure during annealing. FLA showed enough bonding strength at 500℃, however large thermal tensile stress were induced. We confirmed that premated wafer pairs should have appropriate compressive interfacial stress to compensate the thermal tensile stress during a given annealing process.

Key words : SOI, stress, bonding strength, fast linear anneal, rapid thermal anneal

1. 서 론

SOI (silicon-on-insulator)는 절연막층을 사이에 두고 단결정 실리콘 기판이 서로 샌드위치구조를 하고 있는 특수 기판이다. 반도체 MOSFET 소자를 제작할 때 SOI 기판을 활용하여 소자를 만들면 하부의 절연층이 MOSFET의 누선전류와 기생 캐퍼시턴스를 효과적으로 감소시켜 같은 구조의 소자라면 통상의 실리콘 기판에 제작된 경우보다 30 % 정도 속도가 향상되어 고속의 소자가 제작 가능한 특징이 있어서 최근의 반도체 공정에서 점차 수요가 증가하는 상황이다.[1]

이러한 SOI를 제작하는 가장 현실적인 방안은 직접접합법으로 알려져 있다. 직접접합법은 1986년 Lasky[2] 등이 제안한 이후 성공적으로 공업화에 성공한 방법으로, 절연막을 성장시킨 실리콘 기판과 다른 기판의 경면을 표면에 이물질이 없도록 잘 세척하고 실온에서 가접시켜 수소결합 등으로 일단 접합시킨 후 열처리를 하여 완전한 접합을 이루고 최종적으로 목적에 맞게 소자를 형성시킬 기판을 화학기계연마를 통하여 제거하는 방법이다.

직접접합 공정에서 채용되는 열처리는 기존의 전기로를 비롯하여, 반도체 공정에서 이미 많이 채용된 할로겐 램프를 활용하여 30초 이내의 짧은시간에 고온에서 공정을 마치는 급속가열기(rapid thermal annealing)[3]와 이진우 등[4]이 최근 개발하여 하나의 할로겐 램프를 기판쌍 전면에 주사하여 가열하는 변형급속가열 방식인 선형가열기(fast linear annealing)에 의한 열처리방법이 가능하지만 각각 장단점이 있는 것으로 알려져 있다.

기존의 전기로 방식은 이상현 등[5]에 의하면 절연층 SOI에서는 열팽창계수차이를 최소화할 수 있어 유리하지만 접합시 발생 가스등이 계면 안에 포집되어 최종적으로 수율이 작은 단점이 있는 것으로 알려져 있다. 급속가열(RTA)방식은 상업적인 방식으로 채용되고 있으나 하나씩 가열하는 방식이라는 점과 이종재료에서는 열충격에 의한 변성이 커서 접합강도가 떨어지는 단점이 있으나 최근에는 450 ℃ 이하의 표면온도로 처리하는 것이 가능하다는 보고도 있다. 선형가열기는 1개의 할로겐 램프를 집속하여 기판쌍의 한쪽 끝에서 다른 한쪽 끝으로 주사하여 가열함으로써 표면온도 400 ℃ 정도에서도 높은 접합강도가 가능하다고 보고된 바 있으나[4], 표면온도가 올라간 경우 국부적인 열집중에 의한 휨 현상(warpage)이 문제될 수 있다.

어떠한 열처리도 열처리의 궁극적인 목적은 접합강도를 충분히 하여 후속공정인 랩핑(lapping)이나 화학기계연마(chemical-mechanical polishing) 및 700 ℃ 이상의 후속 공정에 대한 열응력을 견딜 수 있도록 하는데 있으므로 열처리 자체에 대한 스트레스 정도와 접합강도의 정량적 평가가 필요하다.

† E-mail: tyseo@isrca.snu.ac.kr

스트레스가 기판쌍의 접합강도나 품질에 미치는데 대한 평가는 아주 미미한 수준이다. 하나의 실리콘 기판자체는 주로 레이저로 곡률을 측정하여 스트레스에 따른 곡률변화를 평가하는 방안이 가장 많이 쓰여왔지만 기판쌍에 대해 시도된 보고는 아직 미미하다.

접합강도의 정량적 평가를 위해서는 인장시험법[6], 면도칼삽입법[7], 4점굽힘시험법[8] 등이 쓰이고 있으나 시편의 준비나 실험 오차가 큰 단점이 있다. 현장에서는 적외선이나 초음파등을 활용하여 접합계면부의 결함을 시각화하는 방법으로 접합 강도를 간접적으로 확인하는 방법이 쓰이고 있다.

본 연구에서는 기존의 레이저에 의한 스트레스 측정기와 면도칼삽입법으로 Si/2000 Å-SiO_2 ‖ 2000 Å-SiO_2/Si 구조의 기판쌍을 전기로, 급속가열기, 선형가열기로 공정조건을 달리한 경우의 접합강도 변화와 스트레스 변화를 평가하여 보았다.

2. 실 험 방 법

2-1. 시편의 준비

직경 10cm의 p-type Si(100)기판의 전면에 열산화막을 형성시키기 위하여 25매의 실리콘 기판을 한꺼번에 전기로에 장입하고 O_2를 불어넣어 주면서 dry O_2 방법으로 두께 2000 Å의 열산화막을 실리콘 기판 전면에 성막하였다. 완성된 열산화막의 두께는 엘립소미터로 각 실리콘 기판마다 20지점을 측정하여 국부적인 두께 뿐 아니라 전 기판의 두께 분포를 확인하였다. 실험의 재현성을 위하여 기판전면의 평균두께의 변화가 5 %이내인 기판만을 활용하여 후속 전처리공정을 진행하였다. 마찬가지 방법으로 스트레스 측정을 용이하게 하기 위해서 양쪽면이 경면 연마된 dual side polished (DSP) 실리콘 기판도 마찬가지로 두께 2000 Å의 열산화막을 생성시켰다.

완성된 SiO_2/Si 기판은 H_2SO_4 : H_2O_2=4 : 1인 Sulfuric Peroxide Mixture(SPM)용액과 초순수를 이용하여 세척한 후 스핀건조기로 건조시켜 SiO_2표면이 OH^-의 친수성으로 활성화되게 하였다.

건조 후 즉시 30분 내에 class 100의 청정실내에서 우선 한쪽면이 경면연마된 SiO_2 실리콘 기판의 거울면을 위로하여 플랫존(flat zone)을 Fig. 1에 나타낸 바와 같이 정렬장치를 사용하여 정렬기 왼쪽에 표시된 플랫존 가이드의 두 포인트에 접촉시킨 후 무리한 힘을 가하지 않은 상태에서 정렬시켰다. 정렬된 SiO_2/Si 거울면과 DSP기판의 거울면이 서로 마주보게 한 후 플랫존을 먼저 가이드에 정렬시키고 나머지 부분은 가이드에 따라 정렬시켰다. 이때 접촉된 기판의 계면은 계면의 수소결합으로 유지되어 기판쌍은 정렬면에서 이탈된 후에도 상온에서 계속 접합상태를 유지하였다. 가접 후의 모든 기판쌍의 가접 접합율은 IR 분석기로 확인하였다. 이때 IR 분석기로 내부기포가 없는 접합율 96 % 이상의 가접기판쌍 만을 확인하여 후속 열처리공정을 진행하였다.

열처리공정은 전기로, 급속열처리기, 선형가열기의 3가

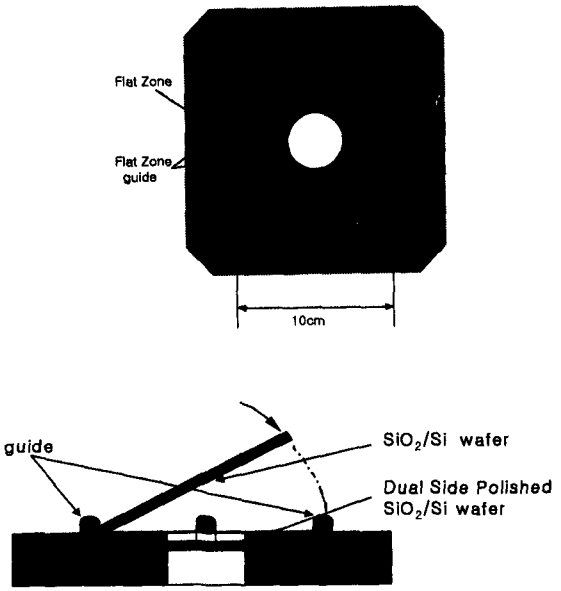

Fig. 1. Schematic illustration of align process for SOI premating.

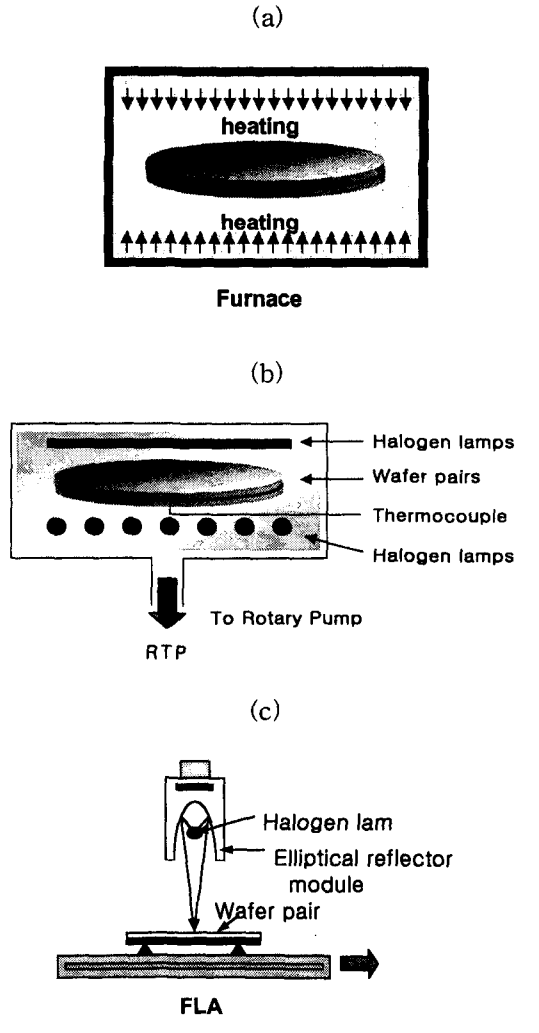

Fig. 2. Schematic illustration of a (a) furnace, (b) rapid thermal annealer, and (c) fast linear annealing.

지 방법으로 공정조건을 달리하며 준비하였다.

첫 번째는 Fig. 2(a)에 나타낸 그림과 같이 전기로를 사용하여 온도를 5 ℃/min의 승온(ramp up)조건에서 각각 400, 600, 800, 1000, 1200 ℃에서 2시간씩 유지한 후 -5 ℃/min로 감온시켜 처리하는 방법에 의해서 SiO_2와 SiO_2의 계면사이에서 계면확산이 일어나 직접접합이 완료되도록 하였다. 그림에서와 같이 $Si/SiO_2 \| SiO_2/Si$ 기판쌍은 3개의 석영 삼각뿔 위에 놓아 기판 상 하부에 고르게 열 전달을 할 수 있게 하였다. 이때 기판쌍의 온도는 furnace내부에 설치된 열전쌍(thermocouple)으로 기판쌍의 온도 및 박스형 전기로 내 온도를 측정하여 자동으로 원하는 승온조건 및 온도유지가 가능하였다.

두 번째는 Fig. 2(b)와 같이 급속열처리기를 사용하였다. 급속열처리기는 챔버내부가 골드로 코팅되어 반사율을 극대화하여 빠른 열전달이 가능하도록 설계되었고 실리콘 기판쌍의 중심부에 열전쌍을 접촉식으로 위치시켜 실시간으로 온도제어가 가능하도록 하였다. 기판쌍은 가열 도중 투명한 석영지지대에 의해 위치에 고정되고 전체 챔버는 10^{-3} Torr까지 로터리펌프에 의해 열처리 동안 진공으로 유지되었다.

실리콘 기판쌍은 상·하부에 서로 직교하면서 위치한 7쌍의 할로겐램프에 의해 600, 800, 1000, 1200 ℃의 목표하는 온도에서 30초씩 열처리를 진행한 후 완전히 냉각된 후 챔버를 열고 접합강도 측정 등의 후속실험을 진행하였다.

세 번째는 Fig. 2(c)에서와 같이 선형가열기를 이용하여 각각 80, 90, 100, 110 W로 입열량을 달리하며 이때 빛이 모아지는 정점의 최고온도가 각각 373, 406, 433, 453 ℃로 유지되도록 하였다. 선형가열기에 의한 선형 가열은 대기 중에서 실시하였다. 한편, $Si/SiO_2 \| SiO_2/Si$ 기판쌍은 3개의 석영 삼각뿔 위에 놓아 기판 상·하부에 고르게 열 전달을 할 수 있게 하였다.

2. 2 면도칼삽입법에 의한 접합강도측정

여러 가지 열처리공정으로 접합이 완료된 각 시편은 Fig. 3에 나타낸 것과 같은 면도칼삽입법을 사용하여 기계적인 접합강도를 측정하였다. 면도칼삽입법은 하나의 기판쌍 3곳에 면도날을 삽입하여 생성된 균열의 평균적인 길이로서 접합강도를 측정하였다.

이 때 두 계면의 에너지는 식 (1)을 이용하여 판단하였다.[9]

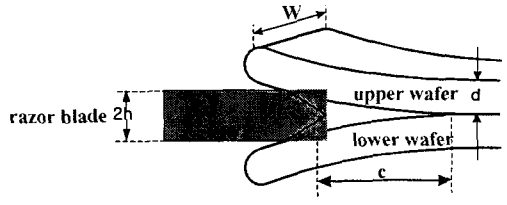

Fig. 3. Double cantilever beam test geometry under constant wedging conditions. The razor blade of thickness 2h causes a crack of length c.

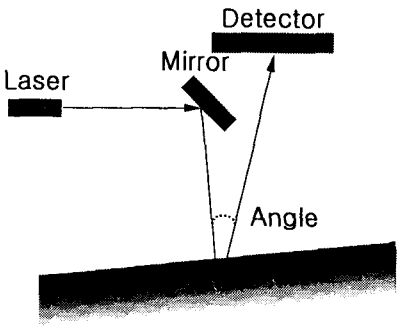

Fig. 4. Schematic illustration of stress measurement.

$$2\gamma = \frac{3Eh^2d^3}{4c^4} \quad (1)$$

여기서 E는 Si(100)의 영률(Young's modulus)로서 1.66×10^{11} N/m², 2h는 면도칼의 두께 0.1 mm, d는 Si(100) 기판의 두께 525 ㎛이고, 이때 기판에 성막된 절연막 두께는 전체 기판두께에 비해 매우 얇으므로 고려하지 않았다.

2-3. 온도별 스트레스 측정

Fig. 4에 나타낸 바와 같이 2개의 Laser를 이용하여 670 nm, 750 nm의 두가지 파장의 Laser로 전체 기판의 곡률을 측정하는 Tencor사의 FLX-2320 스트레스측정기를 사용하여 가접 직후와 각 열처리공정이 끝난 후의 스트레스를 측정하였다.

스트레스를 가지는 박막이 기판 (주로 bare wafer) 위에 증착이 되면 기판의 곡률이 증착 이전에 비하여 변화한다. 곡률로부터 기판을 표면의 일부분으로 하는 구의 반지름 R을 계산할 수 있다. 박막의 평균스트레스(σ)는 아래식 (2)를 이용하여 이 반지름 R로부터 구할 수 있다.

$$\sigma = \frac{Eh^2}{(1-v)6Rt} \quad (2)$$

여기서 $E/(1-v)$: 기판의 이축 탄성 모듈러스 (biaxial elastic modulus, 100 silicon wafer : 1.805×10^{11} Pa), h : 기판 두께 (m), t : 박막 두께 (m), R : 기판의 곡률 반지름 (m), σ : 평균 막 stress (Pa)으로 주어진다.

두 가지 파장은 투명한 실리콘산화막에서 간섭현상을 일으키므로 이 문제점을 해결하기 위하여 사용하였다.

3. 실험결과 및 고찰

3-1. 열처리에 따른 접합강도

Fig. 5에 열처리공정과 열처리온도에 따른 접합강도의 변화를 나타내었다. 전기로의 경우에는 Tong 등[9]의 보고와 마찬가지로 열처리온도에 따라 점점 증가하다가 1000 ℃에서는 약 2400 mJ/m²을 보이고 있어서, 면도칼삽입법에 의한 측정오차가 20 %정도임[10]을 감안하면 이론접합강도에 육박하는 정도의 접합강도를 보였다.

RTA는 전 실험범위에서 수십 mJ/m²정도의 가접강도 수준의 접합강도를 보이고 있는데 이는 RTA 열처리중 급

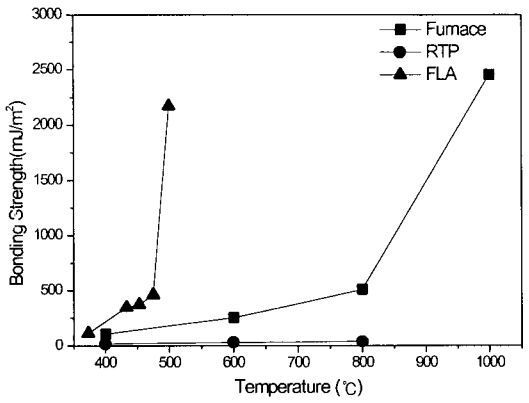

Fig. 5. Bonding strength versus annealing temperatures.

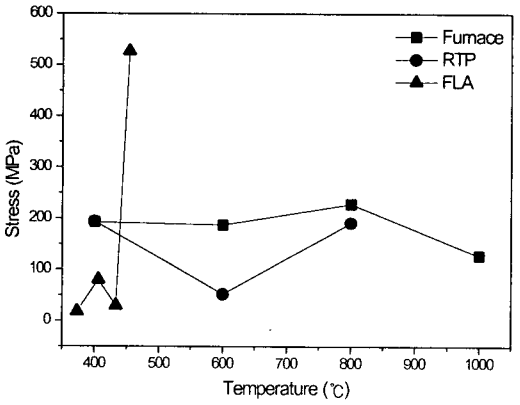

Fig. 6. Stress versus annealing temperatures.

격한 온도변화에 따라 체적변화가 급격히 일어나서 원래의 가접상태가 유지되지 못하고 서로 떨어졌다가 중심부로부터 수 cm정도의 편심을 가지고 다시 붙어서 초기의 가접시 유지된 약 20 Å정도의 계면거리가 유지되지 못하여 발생한 현상이다. 따라서 RTA 열처리과정 중 가접상태를 유지할 수 있는 투명한 홀더를 채용하면 충분히 개선될 수 있다고 판단되었다.

선형가열기에 의한 경우는 표면온도가 증가하면 접합강도가 서서히 증가하다가 특히 표면온도 500 ℃인 경우에는 전기로를 사용한 경우의 최대강도와 비슷한 정도의 접합강도가 이루어졌다. RTA에 비해 선형가열기는 좀 더 낮은 표면온도를 유지하고 국부적으로 열이 집중되는 특징이 있어 가열중 가접상태가 잘 유지되어 높은 접합강도를 보였다고 판단된다. 전기로에 비해 선형가열은 약 50 %정도의 작은 표면온도를 유지하고 시간도 수분이내에 접합이 완료되는 것을 고려하면 다른 열처리 방법에 비해 매우 유리한 점이 있었다.

3-2. 열처리에 따른 스트레스의 변화

Fig. 6에 열처리 공정에 따른 스트레스 변화를 나타내었다. 가접 직후의 기판쌍들은 모두 -18~-224 MPa 정도의 압축응력을 받고 있는 특징이 있었다.

전기로의 경우는 전 범위에 걸쳐 가접전후의 열응력이 +130~+200 MPa 정도로 비슷한 정도로 항상 인장 응력으로 작용함을 알 수 있다. 따라서 전기로의 경우 통상의 온도가 올라가면 기판에 미치는 열응력이 선형적으로 커질 것이라는 예상과는 달리 일단 400~1000 ℃ 온도 범위에서 SOI기판의 경우에는 비슷한 정도의 인장열응력이 발생함을 알 수 있었다.

급속가열의 경우는 +50~200 MPa 정도로 인장응력이 작용하고 있다. Fig. 5에서 본 바와 같이 RTA는 열처리중 정렬상태가 흐트러져서 스트레스 측정에도 측정오차가 크게 나타났는데 이를 고려하더라도 항상 열응력이 인장력으로 작용함을 알 수 있다.

반면에 선형가열기는 표면온도가 500 ℃가 넘으면 급격한 인장응력이 발생하는데 그 이유는 국부적으로 많은 양의 열이 누적되어 국부적인 응력이 발생하기 때문이다. 선형가열의 경우에는 항상 인장열응력이 작용하며 급격한 열응력이 Fig. 5에서 본 바와 같이 강도를 향상시켰으나 궁극적으로는 전기로에 비하여 낮은 표면온도를 유지하는 장점이 있으나 휨 현상은 상대적으로 클 수 있음을 확인하였다.

따라서 본 실험결과 가접상태의 기준응력은 (-)으로 존재하여야 하며 응력집중을 방지하기 위해서 특히 선형가열기를 사용하는 경우는 표면온도가 500 ℃가 넘지 않도록 하는 것이 필요하였다.

4. 결 론

Si/2000 Å-SiO_2 ‖ 2000 Å-SiO_2/Si 구조의 SiO_2와 SiO_2 절연층을 제조하기 위해 전기로가열, 급속가열, 선형가열법으로 열처리 방법을 달리하고 각 방법에서 공정온도를 변화시켜 처리하였다. 완성된 시편의 접합강도와 계면스트레스를 면도칼삽입법과 레이저곡률 측정법으로 확인하였다.

1) 전기로를 사용한 경우 1000 ℃-2 hr 이상의 조건에서 2400 mJ/m²의 접합강도를 얻었고, 주어진 열처리온도 변화에서 평균 +180 MPa 정도의 인장열응력이 발생하였다.

2) 급속가열법은 열처리 도중 가접된 시편이 서로 분리된 후 재 가접되어 접합강도가 미약하였으므로 이를 방지하기 위한 홀더가 필요하였다.

3) 선형가열법은 표면온도가 500 ℃ 되는 조건에서 이론강도에 근접하는 접합강도가 얻어졌으나 530 MPa 정도의 큰 인장열응력이 발생하므로 열응력을 작게 하면서 접합강도를 향상시킬 수 있는 최적조건이 필요하였다.

4) 모든 열처리는 인장열응력을 발생하므로 가접시 이를 극복할 수 있도록 적절한 압축응력조건이 되도록 하는 것이 필요하였다.

감사의 글

"이 논문은 2002년도 한국학술진흥재단의 지원에 의하여 연구되었음(KRF-2002-003- D00183)."

참 고 문 헌

1. S. Cristoloveanu, Optoelectronic and Microelectronic Materials Devices, Proceedings. 1998 Conference on, 44 (1998).

2. J.B. Lasky, Appl. Phys. Lett., **48**(1), 78 (1986).
3. P.J. Timans, Materials Science in Semiconductor Processing **1**, 169 (1988).
4. J.W. Lee, C.S. Kang, O.S. Song, C.K. Kim, Thin Solid Films, **394**, 272 (2001).
5. Sang-Hyun Lee, Sang-Don Yi, Tae-Yune Seo, OH-Sung Song, Korean J. Materials Research, **12**(2), 117 (2001).
6. T. Abe, T. Takei, A. Uchiyama, K. Yoshizawa, and Y. Nakazato, Jpn. J. Appl. Phys., **29**(12), 00L2311 (1990).
7. W.P. Maszara, G. Goetz, A. Caviglia, J.B. McKitterick, J. Appl. Phys., **64**(10), 4943 (1998).
8. R.H. Dauskardt, M. Lane, Q. Ma, N. Krishma, Engineering Fracture Mechanics, **61**, 141 (1998).
9. Q.-Y. Tong, U. Goesele, Science and Technology, New York, John Wiley & Sons, (1999).
10. T. Martini, J. Steinkirchner, U. Gosele, J. Electrochem. Soc., **144**(1), 354 (1997).